



8040-1036

PATENTS

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Masamoto TAGO et al.

Confirmation No. 7977

Serial No. 10/000,020

Group 2812

Filed December 4, 2001

METHOD FOR LAMINATING AND MOUNTING SEMICONDUCTOR CHIPS

INFORMATION DISCLOSURE STATEMENT

Commissioner for Patents

Washington, D.C. 20231

Sir:

In compliance with Rules 1.97 and 1.98, and in fulfillment of the duty of disclosure under Rule 1.56, the accompanying documents, copies of which are attached to this statement, are made of record on the enclosed sheet.

A concise explanation of the relevance of these items is that these references were cited by the Japanese Patent Office in the corresponding Japanese Application Serial No. 2000-368539, filed December 4, 2000. A copy of the Japanese Official Action in which they were cited is attached hereto, with what is believed to be the pertinent portion enclosed in a wavy line. An English translation of the enclosed portion is also attached hereto.

Under the provisions of 37 CFR 1.97(e), the undersigned hereby certifies that each item of information contained in this Information Disclosure Statement was first cited in any communication from a foreign Patent Office in a

RECEIVED  
MAY 15 2003  
INFORMATION DISCLOSURE STATEMENT

S.N. 10/000,020

counterpart foreign application not more than three months prior to the filing of this Statement.

Respectfully submitted,

YOUNG & THOMPSON

By

A handwritten signature in black ink, appearing to read 'Robert J. Patch', written over a horizontal line.

Robert J. Patch  
Attorney for Applicants  
Registration No. 17,355  
745 South 23rd Street  
Arlington, VA 22202  
Telephone: 703/521-2297

May 14, 2003

FORM PTO-1449 U.S. DEPARTMENT OF COMMERCE  
PATENT AND TRADEMARK OFFICE

ATTY. DOCKET NO.

8040-1036

SERIAL NO.

10/000,020

**INFORMATION DISCLOSURE  
STATEMENT BY APPLICANT**

(Use several sheets if necessary)

37 CFR 1.98(b)

APPLICANT

Masamoto TAGO et al.

FILING DATE

December 4, 2001

GROUP

2814

**U.S. PATENT DOCUMENTS**

EXAMINER INITIAL	PATENT NUMBER	ISSUE DATE	PATENTEE	CLASS	SUB CLASS	FILING DATE IF APPROPRIATE
AA						
AB						
AC						
AD						

**FOREIGN PATENT OR PUBLISHED FOREIGN PATENT APPLICATION**

	DOCUMENT NO.	PUBL. DATE	COUNTRY OR PATENT OFFICE	CLASS	SUB CLASS	TRANSLATION YES NO
AI	A 3-171643	07/91	JP			
AJ	A 2002-110726	04/02	JP			
AK	97/11492	03/97	WO			
AL						
AM						
AN						
AO						
AP						
AQ						

**OTHER DOCUMENTS (Including Author, Title, Date, Relevant Pages, Place of Publication)**

AT	
AU	
AV	
AX	
AY	

EXAMINER

DATE CONSIDERED

**EXAMINER: Initial citation considered. Draw line through citation if not in conformance and not considered. Include copy of this form with next communication to applicant.**

TAGO et al. - U.S. Pat. Appl. 10/000,020  
Ref. W7-2427

1) The invention relating to the following Claims of the present application could easily have been invented prior to the present application by a person of ordinary skill in the field of technology pertaining to the invention, based on the invention described in the following publications, which have been in circulation in Japan or abroad prior to the present application. Therefore, in accordance with Patent Law Article 29 Section 2, a patent may not be granted.

2) The invention recorded in the following Claims of the present application is the same as an application which was made prior to this application, as well as the Specification and drawings initially added to the applications of the following Patent Applications in which this patent application was subsequently published and for which applications have been laid open following the application. Furthermore, the inventor(s) of this application are not the same as the inventors of the previous patent application, and since at the time of this application they were also not the same as the applicants for the above Patent Application, therefore, in accordance with Patent Law Article 29 Section 2, a patent may not be granted.

Reason 1

Claims 1, 3, 5-9 and 11  
Citation 1

Remarks:

In comparing the invention recorded in Citation 1 (particular reference is made to Figure 1 and the section extending from line 16 of the left column of p. 7 to line 14 of the right column of p.9), there are the following points of difference.

Relative to the fact that the invention of the present application is an invention which accumulates the layers of a semiconductor chip, there is the point that the invention recorded in Citation 1 is an invention which performs face down bonding of the semiconductor chip.

An examination was made of the points of difference. In bonding the chip elements in chip-on-chip construction, the application of technology accomplished by face down bonding has been well tested. Hence, applying the invention recorded in Citation 1 to chip-on-chip construction is something which could be easily accomplished by one skilled in the Art.

Claims 2, 4, 10 and 12  
Citation 1

Remarks:

Accomplishing bonding through the impression of ultra-sonic waves, forming solder with non-electric field plating, and activation of an electrode surface by the radiation of radical chlorine elements or heat processing in a reduction gas, are well known.

Reason 2

Claims 1 and 6-11  
Citation 2

Remarks:

Particular reference is made to Figures 1-2 and 9-10, Sections [0053]-[0060], and [0072]-[0080]. In Section [0059] of Priority Application 2, reference is made to forming a between-layer compound layer following the process of their being temporarily joined. It is recognized that there is no formation of a reaction layer in the temporary joining process.

Reference Citation List

1. Japanese Laid Open Patent Publication Hei 03-171643
2. Japanese Laid Open Patent Application 2000-304708  
(Japanese Laid Open Patent Publication 2002-110726)

-----  
Record of the Examination Results relating to Documents of  
the Prior Art

- Examined Technical Field: IPC 7th Edition

H01L 21/60

H01L 25/065-25/07, and 25/18

Documents of the Prior Art

Pamphlet of International Laid Open Application 97/11492

The record of the examination results relating to documents of the prior art does not constitute the grounds for rejection.

## 拒絶理由通知書

特許出願の番号	特願2000-368539
起案日	平成15年 2月12日
特許庁審査官	酒井 英夫 2929 4R00
特許出願人代理人	後藤 洋介 (外 1名) 様
適用条文	第29条第2項、第29条の2、第36条

この出願は、次の理由によって拒絶をすべきものである。これについて意見があれば、この通知書の発送の日から60日以内に意見書を提出して下さい。

## 理 由

1) この出願の下記の請求項に係る発明は、その出願前日本国内又は外国において頒布された下記の記事に記載された発明に基いて、その出願前にその発明の属する技術の分野における通常の知識を有する者が容易に発明をすることができたものであるから、特許法第29条第2項の規定により特許を受けることができない。

2) この出願の下記の請求項に係る発明は、その出願の日前の特許出願であって、その出願後に出願公開がされた下記の特許出願の願書に最初に添付された明細書又は図面に記載された発明と同一であり、しかも、この出願の発明者がその出願前の特許出願に係る上記の発明をした者と同一ではなく、またこの出願の時に於いて、その出願人が上記特許出願の出願人と同一でもないので、特許法第29条の2の規定により、特許を受けることができない。

3) この出願は、特許請求の範囲の記載が下記の点で、特許法第36条第6項第2号に規定する要件を満たしていない。

## 記 (引用文献等については引用文献等一覧参照)

理由1) について

- ・請求項 1, 3, 5-9, 11
- ・引用文献等 1
- ・備考

引用例1に記載の発明（特に第1図、7頁左下欄16行-9頁右下欄14行を参照）と比較すると、以下の点で相違する。

本願発明は複数の半導体チップを積層する発明であるのに対し、引用例1に記載の発明では半導体チップのフェイスダウンボンディングを行う発明である点  
上記相違点について検討する。チップオンチップ構造における子チップのボン

ディングに、フェイスダウンボンディングで行われている技術を適用することはよく試みられているものである。してみれば、引用例1に記載の発明をチップオンチップ構造に適用することは当業者が容易になしえたものである。

- ・請求項 2, 4, 10, 12
- ・引用文献等 1
- ・備考

超音波を印加してボンディングを行うこと、無電界メッキでハンダを形成すること、及び電極表面の活性化をラジカルフッ素の照射や還元ガス中での熱処理により行うことはよく知られたものである。

理由2)について

- ・請求項 1, 6-11
- ・引用文献等 2
- ・備考

特に図1-2、図9-10、段落番号【0053】-【0060】、【0072】-【0080】を参照。先願2の段落番号【0059】には仮接合の工程のあとに金属間化合物層を形成することが記載されている。してみれば、仮接合の工程では反応層は形成されていないものと認められる。

理由3)について

- ・請求項 5
- ・備考

請求項5は請求項1から4のいずれかを引用して、「前記反応層は、前記ハンダの接合層である」ことを規定している。しかし、請求項1-2にはハンダが記載されておらず、発明が不明確となっている。

#### 引用文献等一覧

1. 特開平03-171643号公報
2. 特願2000-304708号(特開2002-110726号)

#### 先行技術文献調査結果の記録

- ・調査した分野      IPC第7版  
                             H01L 21/60  
                             H01L 25/065 - 25/07, 25/18
- ・先行技術文献      国際公開第97/11492号パンフレット



発送番号 047546

発送日 平成15年 2月19日 3 / 3

この先行技術文献調査結果の記録は、拒絶理由を構成するものではない。

この拒絶理由通知の内容に関するお問い合わせ、または面接のご希望がございましたら下記までご連絡下さい。

特許審査第三部 金属加工(電子素材加工) 和瀬田芳正

TEL. 03(3581)1101 内線3470 FAX. 03(3580)6905